

Print



通過矽晶片驗證的具相互操作性PDK

by 作者：Rich Morse，思源科技的Laker技術行銷經理；及Tom Quan，TSMC設計服務行銷副處長
EDN

2009年7月21日，TSMC宣布，業界首創的具相互操作性製程設計套件(iPDK)開始供貨。這個套件通過TSMC的65奈米(nm) MS/RF製程的完整驗證，而且各大EDA供應商也宣布提供支援，包括Cadence、Ciranova、Magma、Mentor、SpringSoft、Synopsys等等。2010年3月24日，TSMC加入為會員的具相互操作性PDK程式庫(Interoperable PDK Libraries, IPL)聯盟發表IPL 1.0標準，讓整個業界都能夠享用TSMC iPDK的重要技術。

PDKS的問題

製程設計套件(Process Design Kit, PDK)這個名詞原本是指晶圓廠提供的PCell程式庫。因為在各PDK應該搭配使用哪種設計規則檢查(DRC)平台互模擬模型方面一直都有質疑，PDKs終於擴大而包含客製化IC設計所需的全部文件與設計基礎架構元素。關鍵的PDK元素現在包括：電子設計規則、各種spice模型、製造設計規則、驗證實體與電子佈局的各種工具的DRC與LVS執行設定檔案(run set files)，以及電路圖符號庫、參數化單元(PCells)、階層圖(layer map)與佈局工具的技術(tech)檔案。

直到最近，除了特定晶圓廠、技術製程與製程變異專屬的之外，所有PDKs都是EDA供應商獨有的並且是特定晶圓廠、技術製程與製程變異所專屬的。現在，各大客製化IC設計工具供應商，包括SpringSoft、Cadence與Mentor Graphics，全都與TSMC合作開發和驗證PDKs。但是，儘管私有的PDKs已經行之有年，現在客製化IC設計工具供應商家數不斷地增加，需要支援的技術的數量也持續成長，而且適用於先進技術的PDKs也越來越複雜(圖1)。隨著更多工具與更複雜的製程誕生，對TSMC等在2007年就發表了2500項全新和修訂PDKs的大型晶圓廠而言，支援和開選各種組合的PDKs也變成一個困難的問題。

Increased Complexity Comparison of 0.18 μ m and 65nm PDK

Items	0.18 μ m RF	65nm RF
Device Number	125	590
Utility Number	0	16
MOS p-cell code CDF Option	10	68
QA Time	15hrs	90 hrs
MOS Call-back Function(lines)	275	4000
DRC (lines)	4016	23464
LVS (lines)	3867	25574

Over 2,500 design kits released in 2007!

對TSMC而言，這個問題的解答就是探索具相互操作性PDKs (也就是眾多供應商工具都能夠直接使用而獲得理想結果的PDKs)的可能性，以減少支援問題，並為客戶提供更多選擇。這些解決方案之一就是建立開放式PCell基礎架構。

何謂PCELL？

在設計類比與客製化數位電路時使用的PCells就是軟體程式，用來依據規定的可變參數而定義實體佈局(圖2)。PCells是客製化設計的基石，提供單一可程式化PCell取代已繪製單元(drawn cell)的眾多不同版本。透過替換特定尺寸變數(參數)的不同數值，佈局工程師們能夠建立幾乎無限量的變異(variations)。例如，只需改變各特定位置或「處理程序」的閘道長度參數，就可以使用一個NMOS電晶體的PCell來建立許多不同的NMOS元件。然後EDA工具會依據這個新參數，從單一PCell自動產生正確尺寸的PCell佈局，而使用者不必手工「繪製」任何圖形。



我們運用與擁有相關指定預設值的特定PCells對應的PDK所提供的符號，以電路圖的形式來設計客製化電路。在佈局開始之前，電路設計人員可以依據使用PDK所提供的模擬模型而執行的模擬結果，來修改各PCell處理程序的個別參數。對應的PCells被放置到佈局中

後，佈局系統所產生的佈局就會自動反映調整後的值，並且預期能夠產生符合模擬結果的矽晶片良率。

如同PDK本身一般，PCells需要許多基礎架構子元件，以實現更多先進功能。這些包括嵌入式功能，例如爾後將詳述的stretch handles與auto-abutment和「回呼(callbacks)」專屬的獨立檔案以及「CDF資料庫」。

然而其複雜性因公司與應用而異，而PCell功能受限於PCell開發人員想要撰寫多少程式，並因此而定義。PCells可使非常先進的函數自動化，維護複雜的關係，甚至能夠與自己的環境互動。在TSMC等廠商開發的先進製程中，設計規則越來越繁複，而且元件之間的關係也很敏感，所以使用者逐漸依賴TSMC PDK以實現世界級良率。先進的PCell演算法為TSMC PDKs提供睥睨群雄的價值。

解決方案的發端：共通資料庫

幸好許多工作都已事先完成，幫助實現具相互操作性PDKs。解決方案的首要元素就是Cadence建立的OpenAccess• (OA)資料庫，於2001年左右奉獻給Silicon Integration Initiative (Si2) (www.si2.org)標準組織。現在OA逐漸成為客製化IC設計工具的實質資料庫。

以前，EDA公司開發的私有資料庫必須要轉譯 – 通常會損失一些功能 – 才能夠被其他供應商的工具讀取利用。現在，隸屬於Si2 OpenAccess Coalition的30多家主要EDA供應商，搭配主要使用者，通力合作開發和維護這個資料庫標準。符合OA規範的EDA工具能夠相互操作，不必資料轉換，有時甚至能夠達到即時的要求。

具相互操作性PCELLS

開放式PCell基礎架構必要的第二元素就是具相互操作性的程式撰寫語言。OpenAccess標準以Tcl、C++與Python等眾多開放式標準程式撰寫語言的插件(plug-ins)為特色。透過充分的程式撰寫，全都可用來建立可供以OA為基礎的工具讀取的PCells。然而Ciranova – IPL創始會員之一 – 已經為具相互操作性、以OpenAccess為準的Python PCells奠定了基礎，稱為PyCells•。

IPL創建之後，創始會員都同意充分利用這些新興技術來開發和發表一套觀念驗證(prove-of-concept)的PCell程式庫，並很快就在5家不同EDA公司的8種工具中實際運用了。這個很有說服力的鐵證顯示，可以運用既有技術建立具相互操作性的PCells。體認到OA與PyCells的潛力，TSMC欣然接受與一群IPL會員合作，建立原型計畫。

PYCELLS

Ciranova選擇使用Python程式撰寫語言，摒棄Tcl，就是因為具備物件導向程式規劃等現代化功能、現成可用的Python程式規劃人力，以及快速的執行時間。PyCells不僅比傳統

PCells的程式行數大幅減少，也提供遠勝過老舊PCells的效能改善。PyCells也支援 abutment、stretch handles與DFM規則等先進功能。可從Ciranova免費下載的PyCell Studio•為PyCell開發與高效率PyCell偵錯工作提供互動式環境，因而提高了PCell開發生產力，並縮短循環時間。此外，PyCell Studio還支援數十種PCell專屬的Python延伸，實現客製化並支援先進PDK功能。

何謂CDF？

元件描述格式(Component Description Format，CDF)基本上描述參數屬性的內容，也就是PCell參數顯示的位置，並且可由使用者在商用電路圖與佈局編輯系統中加以修改(圖3)。這對於使用共通語法的所有工具而言非常重要，這是不拘泥來源而可以溝通的非常基本的資訊。

這個CDF檔案儲存下列項目：



- 參數名稱，如長度、寬度、間隔等
- 參數以何種參數屬性格式來顯示；顯示哪些參數；使用者可編輯哪些參數
- PCell中參數的預設值

iPDK中經原始編譯後的PyCell包括CDF，儲存在OA資料庫中，作為PyCell的內容。但

是，每次將符號放置到電路圖，或在佈局中手動啟用PCell，參數屬性格式就會自動開啟，顯示這項CDF資訊。一旦符號或PCell放置(產生)之後，所有CDF資料加上預設值的所有變更都會被儲存在OA資料庫中，作為元件物件(instance)的內容。後來CDF中數值的變更不會自動反應到已放置的元件物件(instance)，反之亦然。

CDF內容與功能在所有工具中都一樣，提供同樣或類似功能，但是為了使CDF能夠相互操作，所有IPL會員都必須同意特定語法和各項名詞定義。與IPL標準的其他元素相同，Synopsys已經完成一些工作，開發類似CDF的語法稱為「iparams」，後來貢獻給IPL，現在稱為「iCDF」(可相互操作CDF)，以避免使用者混淆。

回呼

先進的PCells為部分變數提供替代公式或函數(「回呼」)的能力，使形狀之間的必要關係得以維持。在單一水準上，回呼不僅可以控制合法值的輸入(例如 $X > 0$)，還能夠定義以參數屬性格式輸入合法值時工具應該執行哪些工作：應該是警告訊息，或應該自動提供最接近的合法值，或者兩者皆是呢？此外，回呼被用來維護從屬參數(dependent parameters)：在這個範例(圖4)中，延伸OD (擴散)層而增加多晶矽閘道(poly gate)寬度時，回呼可以維持poly endcap尺寸，使變更對稱於電晶體的電晶體的中心，並且在空間足夠時增加接觸(contact)。

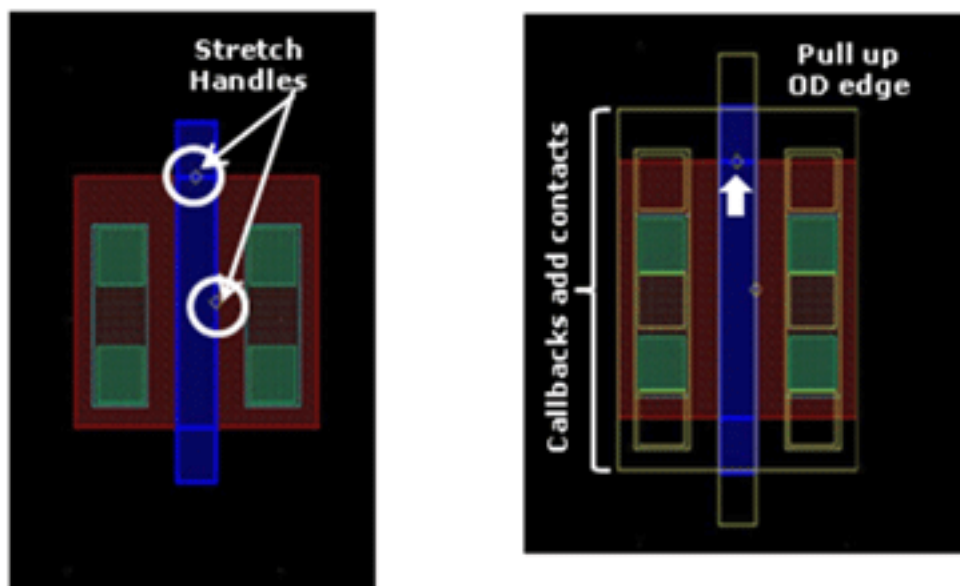
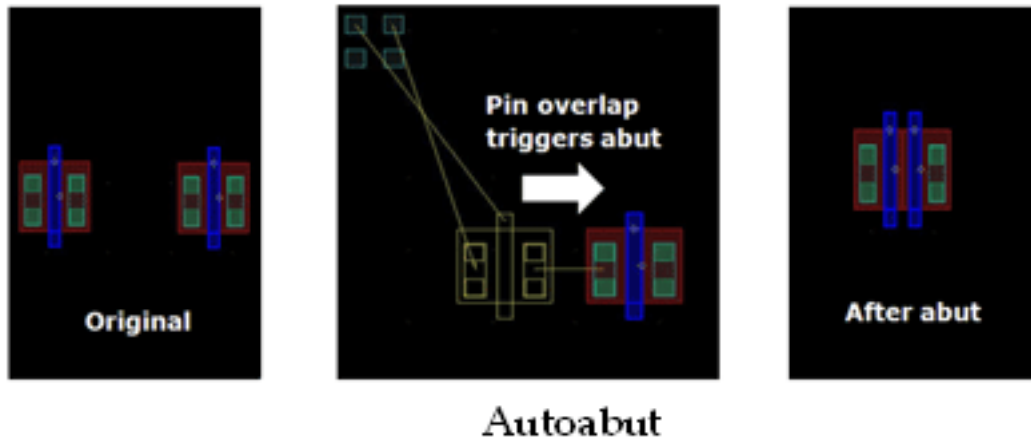


圖 4

回呼函數名稱通常儲存在CDF (稱為「格式欄位回呼(form field callbacks)」)中，但回呼本身，例如PCells，都是以Tcl或Python等程式撰寫語言來撰寫的。雖然曾經想使用Python來撰寫回呼函數，但許多IPL夥伴已經大量投資於Tcl回呼技術，而且一如以往，聯盟傾向於採用既有、通過驗證的技術，做為阻力最小而且最可能成功的康莊大道。

STRETCH HANDLES與AUTOABUT

Stretch handles以小鑽石或方塊的形式出現在PCell佈局中，標記外形可延展的邊緣。可延展的邊緣連結到特定參數，如圖4中的閘道長度或寬度。Stretch handles讓使用者能夠手工調整佈局編輯器中標記的邊緣。以如此方式改變在參數屬性格式中相關參數的值，以使得適用的回呼能夠被執行 – 例如範例中接觸的數量 – 而且佈局可以即時動態調整，滿足所有附屬條件。



Autoabut代表能夠自動合併擁有指定連線的兩個PCells。這通常是透過分享電晶體的擴散區域而達成的，以縮減佈局的尺寸。這些單元也可以「解除毗連(un-abutted)」而分割恢復成為兩個獨立的電晶體。

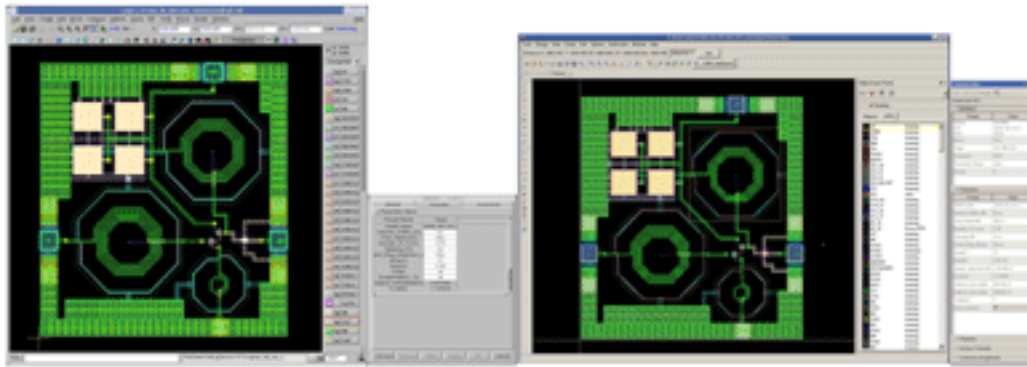
為了延伸或毗連PCell，其行為(behavior)會在Tcl檔案中描述，並從PCell程式呼叫。

計畫起跑

TSMC與其EDA夥伴們合作開發具相互操作性PDKs時，雖已建立了許多PCells的基礎，但是這個iPDK團隊還是必須擬定務實的PDK規格以供使用，最好是在已成熟的先進製程、通過量產驗證並且具備複雜PCell程式庫的PDK。TSMC的65nm混合訊號RF單一供應商PDK，配備完全吻合上述需求的專屬PCells。這個PDK具有480個PCells，最複雜的MOS電晶體擁有68個CDF選項；而且回呼函數包括4000多行程式。

IPDK計畫

在iPDK計畫初期，這些PDK元件全都通過測試並且與OpenAccess、PyCells、PyCell Studio、iCDF與Tcl回呼一致。每周舉行會議以評估進度，而且全球各地的許多公司都卯足全力建立和驗證TSMC 65nm MS/RF iPDK。在幕後，整套工具都必須妥善架構，以符合不斷演進的標準，還要克服開發途中冒出的實務挑戰。



Laker™ 客製化佈局系統與Synopsys Galaxy Custom Designer™ 中的TSMC LNA電路

作為初始的觀念驗證，TSMC選擇了兩個MOSfet元件，代表程式庫中最困難的挑戰。這兩個PCells總共有89個CDF選項，還有一個相當龐大的回呼程式。為了驗證結果，建立了能夠充分檢驗所有參數與回呼的佈局，並且與既有的量產合格PDK做比較。在這個製程中，很明顯地不只有一種合法方式，可以建立PCells的個別版本，但是只有一種實務作法可以執行驗證 – 甚至整個程式庫 – 就是要使PyCells能夠吻合老舊PCells，即使需要更多行的程式。

一旦觀念驗證單元合格後，TSMC選擇一套93個PCells，代表程式庫中至少一種非常獨立類型的PCell。在開發途中，除了吻合既有的PDK之外，一些以前沒有的功能也加入到PyCell程式庫中。93個PCells都驗證後，整個PyCells程式庫就完成了，值得量產的iPDK於焉誕生。

大約此時，TSMC加入IPL為第一個創始會員。在2008 Design Automation Conference (DAC)，展示了第一個多重供應商可相互操作PDK，使用部分TSMC iPDK PyCell程式庫和一個小型的低雜訊放大器(LNA)元件。5家不同EDA供應商的8種工具都能夠即時修改和往返傳遞設計與佈局資料，不需任何資料轉譯。

當驗證第一個iPDK時浮出了一些獨特的挑戰。由於是全新的方法，測試必須比以前合格的單一供應商PDK的測試更嚴格。必須測試所有可能的參數與回呼組合，以確認iPDK能夠在所有狀況下正常運作。

TSMC iPDK驗證非常嚴格。最終的合格測試套裝包括480個PyCells，從每單元(cell) 200個物件(instance)(如inductors)到200,000個物件(instance)(如MOSfets)各自不同，產生超過300GB容量的輸出資料。每個差異，無論有多小，都必須加以分析而決定接受或拒絕。若被拒絕，PyCell、CDF或回呼必須加以修改，然後重新執行驗證。最後，整個程式庫都被驗證通過。

一旦iPDK完全合乎某工具的要求時，就會在其他EDA佈局工具上執行同樣的測試，並將結果與第一個工具所得的合格結果加以比較。從同樣的iPDK執行時，XOR錯誤結果(DRC類的檢查，標示佈局中的差異點)都要一致。

此外，當來自既有PDK的CDF及SKILL 回呼與來自iPDK的PyCells吻合時，TSMC也能夠測試iPDK以確認iPDK在Cadence Virtuoso 平台上正常運作。

全世界第一個iPDK

完全驗證合格的TSMC 65nm混合訊號RF iPDK於2009年在DAC發表，然後各大供應商紛紛宣布提供支援。在展示會中，以及TSMC Open Innovation Platform攤位上，許多供應商都提供多重供應商相互操作性展示。

TSMC的一致化iPDK可在眾多以OpenAccess為基礎的EDA設計環境中運作，不須多種私有PDKs，而且能夠在不同的客製化IC設計工具之間完美地重複使用設計資料。

TSMC iPDK以IPL標準為基礎，也有助於驗證IPL標準；採用來自Si2的OpenAccess資料庫與資料模型；配備開放式標準語言、Tcl與Python，以實現參數化佈局單元與回呼。iPDK也包括SKILL回呼與元件描述格式(CDF)檔案，提供與現在以OpenAccess為基礎的PDKs和Cadence IC6.1環境之間的相容性。

如今2010年2月，TSMC 65nm iPDK正在beta測試中，預計將於2010年Q2正式發表。運用iPDK開發的許多IP區塊已經投產，並通過矽晶片驗證。28nm與40nm iPDKs現在正由iPDK開發團隊與TSMC開發中。

具相互操作性的PDK讓整個TSMC設計鏈都受惠無窮。TSMC客戶能夠運用一致化的具相互操作性PDK，跨眾多EDA供應商工具提供先進的功能，提高設計精準度、縮短設計週期和促進設計重複利用。EDA供應商能夠為TSMC客戶提供創新的客製化IC設計工具。TSMC也能夠降低自己的PDK開發、驗證、支援與運籌成本，同時擴大所支援的工具數量。總之，這些優點提高了客戶的設計投資報酬。

SpringSoft、SpringSoft標誌與Laker為SpringSoft的商標或註冊商標

TSMC標誌為TSMC的註冊商標

所有其他商標或註冊商標分屬於各該擁有者。

Print

